

## 1. Présentation

La logique numérique à technologie CMOS a été accueillie comme la famille logique idéale.

Malgré la lenteur de la famille CMOS standard, celle-ci présente l'avantage considérable d'une très faible consommation.

Certains circuits CMOS, comme les commutateurs analogiques bidirectionnels, exploitent des propriétés uniques de la technologie CMOS; d'autres tirent avantage du faible encombrement sur la puce (à ne pas confondre avec le boîtier) et des possibilités de haute densité permettant d'atteindre la complexité LSI.

## 2. Caractéristiques de fonctionnement

### 2.1. Schéma de principe interne

Technologie utilisant en sortie 2 transistors MOS complémentaires (1 type P et 1 type N)

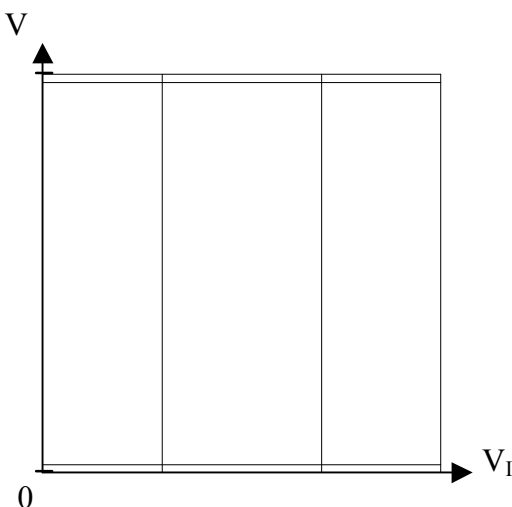
### 2.2. Seuils de basculement en tension

Le seuil de commutation de l'étage d'entrée d'une porte CMOS est d'environ 50% de la tension d'alimentation et la courbe de transfert en tension est quasiment idéale.

Les niveaux de sortie sont très proches des potentiels d'alimentation, typiquement:

- « 0 »: 0,1V
- « 1 »:  $V_{DD} - 0,1V$

*Fonction de transfert d'une porte logique  
CMOS standard inverseuse*



L'alimentation est généralement désignée en technologie CMOS par  $V_{DD}$ , et la masse par  $V_{SS}$ .

### 2.3. Les courants de fonctionnement

L'étage d'entrée de ces circuits étant constitué d'un transistor MOS (grille isolée:  $I_i \approx 0,3 \mu A$ ), la sortance est pratiquement illimitée du point de vue courant. Elle n'est limitée que par des considérations de temps de propagation et temps d'établissement (défaut: grande sensibilité aux charges capacitives).

## 3. Caractéristiques d'utilisation

### 3.1. Alimentation

La technologie logique CMOS standard s'alimente sous une tension comprise entre 3 et 15 Volts.

### 3.2. Entrées inutilisées

Elles doivent être absolument connectées à une alimentation car, dans le cas d'une entrée en l'air, le très faible courant d'entrée nécessaire et la capacité d'entrée capturent toutes les charges ambiantes, et engendrent donc un signal d'entrée aléatoire.

### 3.3. Oscillations

Les signaux d'entrée à variation lente peuvent amener des oscillations et des déclenchements multiples. Une tension d'alimentation mal régulée et mal découplée augmente ce risque puisque le seuil d'entrée CMOS varie avec la tension d'alimentation. Il faut donc placer un condensateur de 10 à 100 nF entre les bornes d'alimentation du circuit intégré, le plus près possible de celles-ci.

### 3.4. Références constructeurs

Ces composants sont référencés 4nnn xB, où :

- **nnn** est le numéro de la fonction logique réalisée (3 ou 4 chiffres à partir de 000),

et

- **xB** est le type d'étage de sortie :  
B = bufferisé, UB = non bufferisé.

Exemples :

4069UB 4011B 4518B

### 3.5. Précautions dans la manipulation des boîtiers CMOS

Tous les circuits CMOS peuvent être **détériorés** par des **décharges électrostatiques** importantes. Il faut respecter les précautions de manipulations suivantes:

- Les broches de circuits CMOS doivent être en contact avec une surface conductrice reliée à la masse. Les feuilles d'aluminium du commerce conviennent très bien.
- En aucun cas il ne faut ranger ces circuits dans la mousse polystyrène ou dans des rails en plastique utilisés pour le conditionnement et la manutention des circuits intégrés conventionnels.

## 4. Les familles CMOS améliorées

### 4.1. La famille logique 74HC / 74HCT / 74HCU, technologie Hi-Speed Si-Gate CMOS

Elle combine les avantages de faible consommation de la famille CMOS 4000 avec la haute vitesse et la capacité de commande de la famille TTL-LS.

La famille **74HCxxxx** fonctionne suivant les niveaux logiques des CMOS pour une haute immunité au bruit, avec un courant d'alimentation (en statique) typique négligeable. Elle est alimentée sous une tension de 2 à 6 V.

La famille **74HCTxxxx** possède les mêmes performances que les 74HC, mais fonctionne avec les seuils de commutation de la famille TTL (et  $V_{cc} = 5V \pm 10\%$ ). Elle peut être utilisée pour un remplacement broche à broche des circuits TTL afin de réduire la consommation sans perte de vitesse. Ces modèles sont aussi intéressants pour la conversion de signaux de TTL vers CMOS.

La famille **74HCUxxxx** consiste en des circuits compatibles CMOS non bufferisés à étage unique, pour des applications d'oscillateurs contrôlés par réseau RC ou Quartz, et tout type de montage à contre-réaction qui travaille en linéaire.

Cette famille fournit les mêmes fonctions et reprend les mêmes brochages que les séries 74 xx nnn et 4nnn xx.

Ces composants sont référencés

74 HC nnn

où **nnn** est une fonction logique de la famille TTL,

ou 74 HC 4nnn

où **nnn** est une fonction logique de la famille CMOS standard.

**La famille 74HCxxxx est recommandée pour toute conception de carte électronique standard.**

### 4.2. La famille logique 74LV, technologie LV-HCMOS

Elle est alimentée en faible tension (Low Voltage) de 1,2 à 3,6 V, typiquement 3,3V. Elle est indiquée lorsque la vitesse de la 74HC/HCT est suffisante et qu'il est requis une baisse importante de la consommation. Elle est utilisée dans tous les systèmes d'instrumentation portable. Les circuits sont présentés dans des boîtiers de type SO (Small Outline) pour montage en surface.